

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
16 juin 2005 (16.06.2005)

PCT

(10) Numéro de publication internationale  
WO 2005/055431 A1

(51) Classification internationale des brevets<sup>7</sup> : H03M 1/36

(21) Numéro de la demande internationale :  
PCT/EP2004/053040

(22) Date de dépôt international :  
22 novembre 2004 (22.11.2004)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :  
03 14134 2 décembre 2003 (02.12.2003) FR

(71) Déposant (pour tous les États désignés sauf US) : ATMEL  
GRENOBLE S.A. [FR/FR]; Avenue de Rochepleine B.P.  
123, F-38521 Saint Egrève Cedex (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : MORISSON,  
Richard [FR/FR]; Thales. Intellectual Property, 31-33, Av-  
enue Aristide Briand, F-94117 Arcueil (FR).

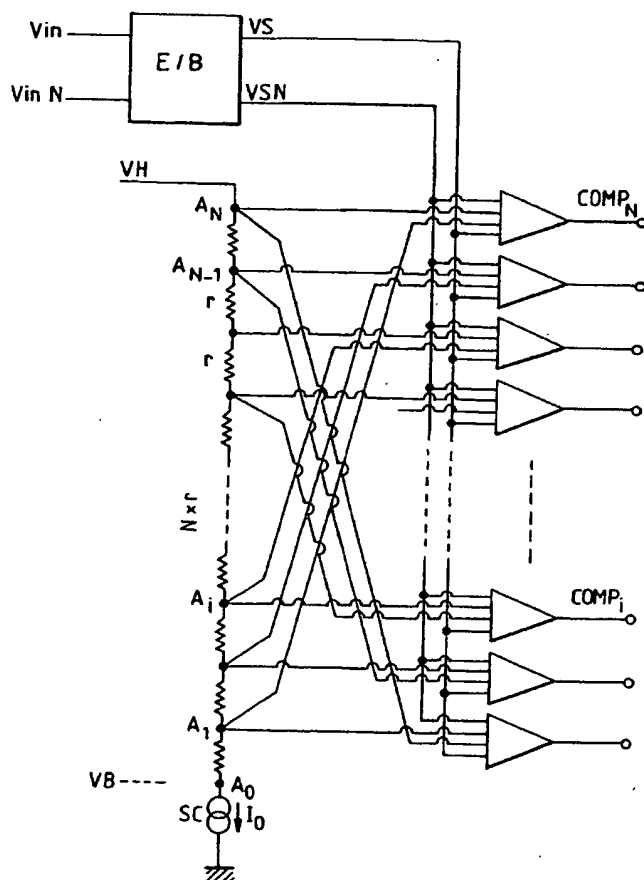
(74) Mandataires : GUERIN, Michel etc.; THALES Intellec-  
tual Property, 31-33, Avenue Aristide Briand, F-94117 Ar-  
cueil (FR).

(81) États désignés (sauf indication contraire, pour tout titre de  
protection nationale disponible) : AE, AG, AL, AM, AT,

[Suite sur la page suivante]

(54) Title: FAST ANALOGUE-TO-DIGITAL CONVERTER

(54) Titre : CONVERTISSEUR ANALOGIQUE-NUMERIQUE RAPIDE



(57) Abstract: The invention relates to fast analogue-to-digital converters having differential inputs and a parallel structure, comprising at least one network of N series resistors with value r and a network of N comparators. According to the invention, in order to minimise the effect of parasitic capacitances from the resistor network on the comparator response time, the series resistor network receives a reference voltage (VH) and is traversed by a fixed current  $I_0$  and, in addition, the row i (i varying from 1 to N) comparator ( $COMP_i$ ) essentially comprises a dual differential amplifier with four inputs, namely: two inputs which receive a differential voltage VS-VN to be converted, a third input which is connected to a row i resistor of the network and a fourth input which is connected to a N-i row resistor of the network. The dual differential amplifier supplies a voltage representing a difference in form  $(VS-VSN) - (N-2i)r \cdot I_0$ , and the comparator switches in one direction or the other depending on the level of the voltage VS-VSN and the row i of the comparator when said difference changes sign.

(57) Abrégé : L'invention concerne les convertisseurs analogiques-numériques rapides à entrées différentielles et à structure parallèle, comprenant au moins un réseau de N résistances en série de valeur r et un réseau de N comparateurs. Pour minimiser l'influence des capacités parasites du réseau de résistances sur le temps de réponse du comparateur, on prévoit que le réseau de résistances en série reçoit une tension de référence (VH) et est parcouru par un courant fixe  $I_0$  et que le comparateur ( $COMP_i$ ) de rang i (i variant de 1 à N) comprend essentiellement un amplificateur différentiel double à

[Suite sur la page suivante]



AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Publiée :**

— avec rapport de recherche internationale

- (84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM),

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

quatre entrées ; deux entrées reçoivent une tension différentielle VS-VN à convertir, une troisième étant reliée à une résistance de rang i du réseau, et une quatrième entrée étant reliée à une résistance de rang N-i du réseau. L'amplificateur différentiel double fournit une tension représentant une différence de la forme  $(VS-VSN) - (N-2i)r.L_0$ , et le comparateur bascule dans un sens ou dans l'autre selon le niveau de la tension VS-VSN et selon le rang i du comparateur lorsque cette différence change de signe.